



产品手册
ECK10-13xD 核心板



免责声明和版权公告

本文中的信息，如有变更，恕不另行通知。文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

文中所得测试数据均为亿佰特实验室测试所得，实际结果可能略有差异。

文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

最终解释权归成都亿佰特电子科技有限公司所有。

注意：

由于产品版本升级或其他原因，本手册内容有可能变更。亿佰特电子科技有限公司保留在没有任何通知或者提示的情况下对本手册的内容进行修改的权利。本手册仅作为使用指导，成都亿佰特电子科技有限公司尽全力在本手册中提供准确的信息，但是成都亿佰特电子科技有限公司并不确保手册内容完全没有错误，本手册中的所有陈述、信息和建议也不构成任何明示或暗示的担保。

目录

表格索引	2
图片索引	3
1. 产品概述	4
1.1. 产品介绍	4
1.2. 产品特点	5
1.3. 典型应用	6
2. 型号说明	6
2.1. 型号配置	6
2.2. 型号编码	7
3. 快速体验	7
4. 功能和参数	7
4.1. 产品功能	7
4.2. 环境特性	8
4.3. I/O 特性	8
4.4. 电气特性	14
5. 核心板硬件设计	15
5.1. 处理器	15
5.2. 内存	19
5.3. 时钟	19
5.4. 存储	19
5.5. 电源	21
5.6. 启动配置	24
5.7. 复位按键	25
5.8. 显示接口	26
5.9. 数字摄像头接口	28
5.10. USB 接口	28
5.11. 以太网接口	29
5.12. WiFi/蓝牙	30
5.13. 音频接口	30
5.14. UART 接口	31
5.15. SPI 接口	31
5.16. CAN 接口	31
5.17. I2C 接口	31
5.18. GPIO 接口	32
5.19. 硬件设计检查项	32
6. 软件资源	32
7. 结构尺寸	34
8. 参考文档	35
9. 修订说明	35
10. 关于我们	35

表格索引

表 2-1	产品选型和配置表	6
表 4-1	产品功能表	7
表 4-2	环境特性表	8
表 4-3	引脚定义表	9
表 4-4	差分走线阻抗控制表	14
表 4-5	电源功耗表	14
表 5-1	时钟 I/O 分配表	19
表 5-2	eMMC 芯片 I/O 分配表	19
表 5-3	SDMMC 接口 I/O 分配表	20
表 5-4	FMC 接口 I/O 分配表	20
表 5-5	电源接口定义表	21
表 5-6	VDD_CPU 电源配置表	22
表 5-7	VDD_CPU 电源配置表	22
表 5-8	VDD_SD 电源配置表	23
表 5-9	BOOT 模式接口定义表	25
表 5-10	按键引脚定义表	26
表 5-11	显示接口参考定义表	27
表 5-12	USB 接口信号引脚定义	28
表 5-13	以太网接口信号推荐引脚定义表	29
表 5-14	USB 接口信号引脚定义	31
表 6-1	系统软件资源表	33
表 9-1	修订说明表	35

图片索引

图 1.1 核心板功能框图	4
图 1.2 核心板实物正面图	4
图 1.3 核心板实物背面图	5
图 2.1 型号编码说明	7
图 4.1 引脚编号图	9
图 5.1 STM32MP131D 处理器功能表	16
图 5.2 STM32MP135D 处理器功能表	18
图 5.3 VDD_CPU 电源原理图	22
图 5.4 VDD_COER 电源原理图	22
图 5.5 VDD_SD 电源原理图	23
图 5.6 VBAT 电源并联电路图	23
图 5.7 底板 VBAT 电源参考电路图	24
图 5.8 核心板上电时序图	24
图 5.9 BOOT 模式配置图	25
图 5.10 BOOT 信号底板电路参考图	25
图 5.11 按键参考原理图	26
图 5.12 RJ45 以太网组成	29
图 7.1 核心板结构尺寸图	34

1. 产品概述

1.1. 产品介绍

亿佰特 ECK10-13xD 系列核心板是基于意法半导体推出的 STM32MP13 系列处理器精心设计的，采用金手指连接的低成本、低功耗、高性价比、高可靠性的嵌入式核心板。最多可提供 1 路 LCD 显示、1 路数字摄像头、2 路千兆以太网控制器、2 路 USB、8 路 UART、2 路 SDIO、2 路 CAN、多路 GPIO 等丰富 I/O 资源。

ECK10-13xD 系列核心板以 STM32MP13 系列处理器为核心，在板设计了电源电路、DDR3L 内存电路、eMMC 存储电路、WiFi 蓝牙电路、USB HUB 电路。提供稳定的外围电路参考和丰富的软件开发文件，最大限度降低用户设计难度和成本。

ECK10-13xD 系列核心板包含多种产品型号。它们在处理器和存储配置方面有一些差异，客户可根据需求自行选择合适的型号。产品型号选型详见产品选型章节。

核心板功能框图如下：

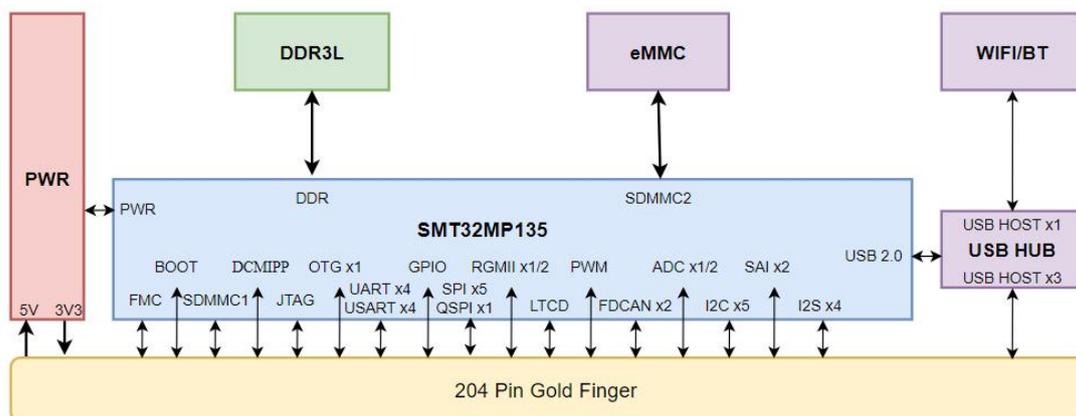


图 1.1 核心板功能框图

核心板实物图如下：



图 1.2 核心板实物正面图



图 1.3 核心板实物背面图

1.2.产品特点

- 1、处理器：STM32MP13 系列处理器，主频 1GHz；
- 2、内存：在板 DDR3L SDRAM，256MB/512MB 容量可选；
- 3、存储：8GB eMMC 可选；
- 4、显示：ECK10-135D 系列支持 1 路并行显示接口，最大分辨率支持 WXGA（1366 ×768@60fps）或 Full HD（1920×1080@30fps）；
- 5、网络：1 或 2 路 RGMII 接口；
- 6、USB：1 路 USB2.0 OTG 接口和 3 路 USB2.0 HOST 接口；
- 7、SDMMC：1 路 MMC/SD/SDIO 卡接口；
- 8、多种扩展 I/O 接口：包括 UART、CAN、I2C、SPI、SAI、ADC、GPIO、PWM 等；
- 9、支持片内看门狗功能；
- 10、支持片内 RTC 功能；
- 11、接口：204 脚 DDR3 金手指；
- 12、电源输入：单路 DC +5V±10%电源输入；
- 13、电源输出：1 路 3.3V 开关电源输出；
- 14、尺寸：67.6 x 30 x 4.5mm；
- 15、工作温度：0°C-70°C（商业级）；
- 16、PCB 工艺：8 层板设计，沉金，无铅工艺，金手指镀硬金；
- 17、SBC 板卡：ECB10-PGD-I；

1.3. 典型应用

- 智能家居;
- 智能玩具;
- 智慧城市;
- 平板电脑;
- 物联网网关;
- 广告一体机;
- 工业一体机;
- 工业控制主板;
- 机器人、无人机。

2. 型号说明

2.1. 型号配置

ECK10-13xD 系列核心板选型配置表如下表:

表 2-1 产品选型和配置表

序号	产品型号	处理器型号	内存	存储	工作温度
1	ECK10-131D2-C	MP131	256MB DDR3L	/	商业级 0°C ~ 70°C
2	ECK10-131D2E8-C	MP131	256MB DDR3L	8GB eMMC	商业级 0°C ~ 70°C
3	ECK10-135D2-C	MP135	256MB DDR3L	/	商业级 0°C ~ 70°C
4	ECK10-135D5E8-C	MP135	512MB DDR3L	8GB eMMC	商业级 0°C ~ 70°C

2.2. 型号编码

产品型号编码说明如下图:

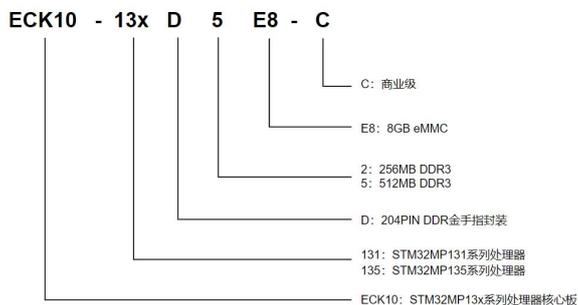


图 2.1 型号编码说明

3. 快速体验

选择亿佰特 ECB10-PGD-I 底板产品, 可快速体验 ECK10-13xD 系列核心板产品典型应用功能, 底板设计, 软件开发等。

4. 功能和参数

4.1. 产品功能

ECK10-13xD 系列核心板主要集成了处理器、内存、存储和电源系统, 此外增加 WIFI/蓝牙模块和 USB HUB, 并引出了处理器上的所有可用 I/O 引脚。用户可以根据自己的需要, 设计底板来应用核心板上 I/O 资源, 将 I/O 复用成自己所需要的功能。

下表列举了 ECK10-13xD 系列核心板在板集成的主要功能参数, 和可复用 I/O 资源的功能参数。其中每项 I/O 功能的描述是, 在不使用其他 I/O 功能的前提下, 核心板所能使用该 I/O 功能的最大指标 (比如在使用 24 位色 RGB 接口功能和网络接口功能后, 就不能实现全部 UART 功能)。

表 4-1 产品功能表

功能	功能描述
处理器	STM32MP131DAF3 / STM32MP135DAF3; Single Arm Cortex-A7 core, 1GHz;
内存	在板 DDR3L SDRAM, 16 位宽, 256MB/512MB 可选;
存储	部分型号支持 8GB eMMC
显示	1 路并行显示接口, 最大分辨率支持 WXGA (1366×768@60fps) 或 Full HD (1920×1080@30fps) (仅 MP135 支持); 支持 24bit、18bit、16bit、8bit 并行显示输出;

摄像头	1 路数字摄像头输入 (仅 MP135 支持) ;
SDMMC	1 路 (最多) 可 BOOT 的 MMC/SD/SDIO 卡接口;
USB	3 路 USB2.0 + 1 路 OTG 接口;
音频	4 路 (最多) I2S 全双工;
串口	4 路 (最多) UART; 4 路 (最多) USART;
SPI	1 路可 BOOT 的 QSPI; 5 路 (最多) SPI, 其中 4 个可配置为全双工 I2S;
以太网	2 路 (最多) 以太网 MAC, 在板 1 路 10/100/1000 以太网 PHY;
CAN	2 路 (最多) FDCAN (仅 MP135 支持) ;
I2C	5 路 (最多) I2C;
ADC	最大支持 2 路 (最多) 12 位 ADC 输入, 每路 ADC 包含多个通道;
SAI	2 路 SAI, 支持 I2S、PDM、SPDIF 发送;
JTAG	支持 System JTAG Controller;
GPIO	86 路 (最多) GPIO, 支持中断功能;
功耗	1.55W, 详见 4.4.1 小节;
电源输入	DC +5V ± 10% @ 1A 电源输入;
电源输出	1 路 3.3V 电源输出, 最大电流 500mA。

4.2. 环境特性

表 4-2 环境特性表

工作温度	商业级	0°C ~ 70°C;
贮存温度		0°C ~ 70°C;
工作湿度		5~95%湿度, 非凝结;
贮存湿度		60°C@95%湿度, 非凝结;

4.3. I/O 特性

4.3.1. I/O 引脚定义

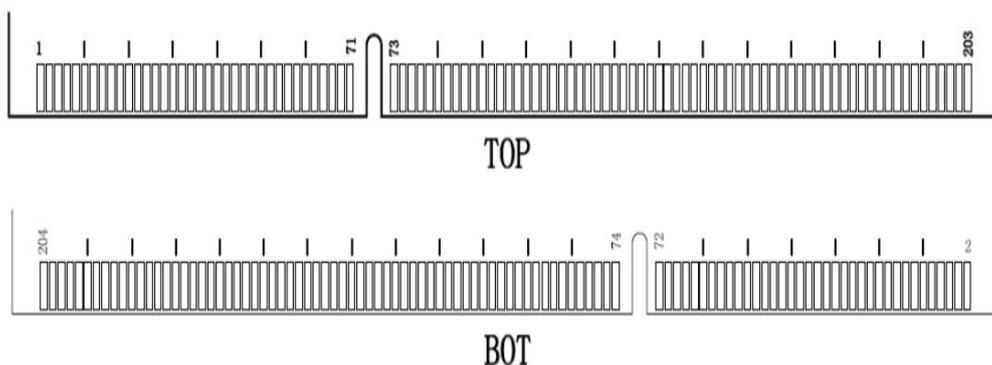


图 4.1 引脚编号图

表 4-3 引脚定义表

Pin	Pin Name	MPU Pin	Level/Rail	Type	Length(mil)	Comment
1	VIN_5V	-	5V	PWR	-	
3	VIN_5V	-	5V	PWR	-	
5	VIN_5V	-	5V	PWR	-	
7	VIN_5V	-	5V	PWR	-	
9	VIN_5V	-	5V	PWR	-	
11	DGND	-	GND	PWR	-	
13	DGND	-	GND	PWR	-	
15	DGND	-	GND	PWR	-	
17	VBAT_EXT	L2	3V3	PWR	1526.37	
19	DGND	-	GND	PWR	-	
21	OTG_VBUS_PI7	AA20	3V3	I/O	2897.48	
23	DGND	-	GND	PWR	-	
25	DGND	-	GND	PWR	-	
27	USB_OTG_HS_DP	AA13	3V3	A	1806.83	
29	USB_OTG_HS_DN	Y13	3V3	A	1807.43	
31	DGND	-	GND	PWR	-	
33	DGND	-	GND	PWR	-	
35	HOST1_USB_DP	-	3V3	A	1810.03	
37	HOST1_USB_DN	-	3V3	A	1809.93	
39	DGND	-	GND	PWR	-	
41	DGND	-	GND	PWR	-	
43	HOST2_USB_DP	-	3V3	A	1779.51	
45	HOST2_USB_DN	-	3V3	A	1779.23	
47	DGND	-	GND	PWR	-	
49	DGND	-	GND	PWR	-	
51	HOST3_USB_DP	-	3V3	A	1845.16	
53	HOST3_USB_DN	-	3V3	A	1845.11	
55	DGND	-	GND	PWR	-	
57	DGND	-	GND	PWR	-	
59	GPIO_PE0	B6	3V3	I/O	786.54	
61	GPIO_PD12	A6	3V3	I/O	738.36	
63	DGND	-	GND	PWR	-	
65	GPIO_PB7	C6	3V3	I/O	543.03	
67	GPIO_PD8	B5	3V3	I/O	696.04	
69	DGND	-	GND	PWR	-	
71	JTRST_NJTRST	V11	3V3	I	1590.17	
73	GPIO_PD1	C5	3V3	I/O	1247.67	
75	GPIO_PA15	B4	3V3	I/O	1214	
77	DGND	-	GND	PWR	-	
79	GPIO_PE12	A4	3V3	I/O	1252.47	

81	GPIO_PD14	C4	3V3	I/O	1220.99	
83	DGND	-	GND	PWR	-	
85	GPIO_PE13	A3	3V3	I/O	1215.88	
87	GPIO_PE14	C3	3V3	I/O	1266.91	
89	DGND	-	GND	PWR	-	
91	GPIO_PA9	A2	3V3	I/O	504.62	
93	GPIO_PE11	B2	3V3	I/O	519.06	
95	DGND	-	GND	PWR	-	
97	GPIO_PH12	D3	3V3	I/O	582.56	
99	GPIO_PB8	D1	3V3	I/O	543.03	
101	DGND	-	GND	PWR	-	
103	GPIO_PH8	E3	3V3	I/O	1198.97	
105	GPIO_PA8	P2	3V3	I/O	1003.17	
107	DGND	-	GND	PWR	-	
109	GPIO_PF7	P3	3V3	I/O	612.76	
111	GPIO_PG11	R2	3V3	I/O	600.28	
113	DGND	-	GND	PWR	-	
115	GPIO_PG1	R1	3V3	I/O	600.79	
117	GPIO_PG3	W1	3V3	I/O	691.27	
119	DGND	-	GND	PWR	-	
121	GPIO_PA11	Y1	3V3	I/O	976.97	
123	GPIO_PF14	Y2	3V3	I/O	496.66	
125	DGND	-	GND	PWR	-	
127	GPIO_PF13	W4	3V3	I/O	559.73	
129	GPIO_PB11	AA2	3V3	I/O	1096.68	
131	DGND	-	GND	PWR	-	
133	GPIO_PA1	AA3	3V3	I/O	1013.18	
135	GPIO_PA2	Y4	3V3	I/O	653.53	
137	DGND	-	GND	PWR	-	
139	GPIO_PC0	W5	3V3	I/O	986.98	
141	GPIO_PA5	Y5	3V3	I/O	780.94	
143	DGND	-	GND	PWR	-	
145	GPIO_PA4	AA4	3V3	I/O	812.83	
147	GPIO_PC4	Y7	3V3	I/O	979.23	
149	DGND	-	GND	PWR	-	
151	GPIO_PE4	H2	3V3	I/O	1231.73	
153	GPIO_PA12	F4	3V3	I/O	1019.42	
155	DGND	-	GND	PWR	-	
157	GPIO_PG15	H4	3V3	I/O	1013.45	
159	GPIO_PG8	H5	3V3	I/O	1075.27	
161	DGND	-	GND	PWR	-	
163	GPIO_PF12	AA4	3V3	I/O	1077.69	
165	GPIO_PF11	Y6	3V3	I/O	1150.98	

167	DGND	-	GND	PWR	-	
169	GPIO_PB10	E13	3V3	I/O	1570.33	
171	GPIO_PA13	T4	3V3	I/O	1045.86	
173	DGND	-	GND	PWR	-	
175	GPIO_PA6	U10	3V3	I/O	1151.68	
177	GPIO_PB0	W8	3V3	I/O	1066.82	
179	DGND	-	GND	PWR	-	
181	GPIO_PC1	Y9	3V3	I/O	1142.53	
183	GPIO_PE5	W10	3V3	I/O	1192.3	
185	DGND	-	GND	PWR	-	
187	GPIO_PB13	D14	3V3	I/O	1732.74	
189	GPIO_PB5	B13	3V3	I/O	1667.89	
191	DGND	-	GND	PWR	-	
193	GPIO_PH10	E14	3V3	I/O	1692.92	
195	GPIO_PD6	D2	3V3	I/O	2018.6	
197	DGND	-	GND	PWR	-	
199	GPIO_PF10	H3	3V3	I/O	2205.27	
201	GPIO_PF5	B3	3V3	I/O	2169.56	
203	GPIO_PD0	B1	3V3	I/O	2282.41	
2	VCC_3V3	-	3V3	PWR	-	
4	VCC_3V3	-	3V3	PWR	-	
6	DGND	-	GND	PWR	-	
8	DGND	-	GND	PWR	-	
10	DGND	-	GND	PWR	-	
12	NRST	Y11	3V3	I/O		
14	DGND	-	GND	PWR	-	
16	GPIO_PG10	G2	3V3	I/O	1514.22	
18	GPIO_PD3	C2	3V3	I/O	1318.85	
20	DGND	-	GND	PWR	-	
22	GPIO_PD11	F3	3V3	I/O	1356.27	
24	GPIO_PB6	C1	3V3	I/O	1211.95	
26	DGND	-	GND	PWR	-	
28	GPIO_PC12	A19	3V3	I/O	1403.87	22Ω in series
30	GPIO_PC10	A18	3V3	I/O	1338.61	
32	DGND	-	GND	PWR	-	
34	GPIO_PC11	B18	3V3	I/O	1277.88	
36	GPIO_PD2	C19	3V3	I/O	1322.68	
38	DGND	-	GND	PWR	-	
40	GPIO_PC9	A20	3V3	I/O	1222.47	
42	GPIO_PF3	A13	3V3	I/O	1207.01	
44	DGND	-	GND	PWR	-	
46	GPIO_PH9	C12	3V3	I/O	1229.13	

48	GPIO_PB12	C11	3V3	I/O	1222.85	
50	DGND	-	GND	PWR	-	
52	GPIO_PF1	B11	3V3	I/O	968.01	
54	GPIO_PH13	A12	3V3	I/O	948.55	
56	DGND	-	GND	PWR	-	
58	GPIO_PE10	C10	3V3	I/O	910.74	
60	GPIO_PH14	B8	3V3	I/O	863.73	
62	DGND	-	GND	PWR	-	
64	GPIO_PG0	A7	3V3	I/O	1951.66	
66	GPIO_PE9	B7	3V3	I/O	1240.95	
68	DGND	-	GND	PWR	-	
70	GPIO_PD4	C7	3V3	I/O	1208.35	
72	GPIO_PD5	C8	3V3	I/O	1201.29	
74	GPIO_PE15	A9	3V3	I/O	1208.15	
76	GPIO_PG7	A10	3V3	I/O	1209.49	
78	DGND	-	GND	PWR	-	
80	GPIO_PE8	B9	3V3	I/O	681.76	
82	GPIO_PG4	B10	3V3	I/O	1207.24	
84	DGND	-	GND	PWR	-	
86	GPIO_PC8	C18	3V3	I/O	1247.05	
88	GPIO_PF2	D11	3V3	I/O	674.21	
90	DGND	-	GND	PWR	-	
92	GPIO_PD9	C9	3V3	I/O	1297.46	
94	GPIO_PD15	E9	3V3	I/O	1213.05	
96	DGND	-	GND	PWR	-	
98	GPIO_PE7	D8	3V3	I/O	1213.42	
100	GPIO_PD10	D6	3V3	I/O	1262.25	
102	DGND	-	GND	PWR	-	
104	GPIO_PE1	E8	3V3	I/O	669.22	
106	GPIO_PG9	F2	3V3	I/O	532.46	
108	GPIO_PH2	E2	3V3	I/O	1231.72	
110	DGND	-	GND	PWR	-	
112	GPIO_PF6	G1	3V3	I/O	656.98	
114	GPIO_PF8	F1	3V3	I/O	1200.43	
116	GPIO_PD13	J2	3V3	I/O	1206.69	
118	DGND	-	GND	PWR	-	
120	GPIO_PG5	G3	3V3	I/O	674.41	
122	GPIO_PH7	J1	3V3	I/O	1200.18	
124	DGND	-	GND	PWR	-	
126	GPIO_PB2	J3	3V3	I/O	738.56	
128	GPIO_PH6	N3	3V3	I/O	996.07	
130	DGND	-	GND	PWR	-	
132	GPIO_PE2	N1	3V3	I/O	631.3	

134	GPIO_PG2	V3	3V3	I/O	624.2	
136	DGND	-	GND	PWR	-	
138	GPIO_PD7	V1	3V3	I/O	565.02	
140	GPIO_PG12	W2	3V3	I/O	593.31	
142	DGND	-	GND	PWR	-	
144	GPIO_PH3	R3	3V3	I/O	1199.5	
146	GPIO_PE6	T2	3V3	I/O	782.57	
148	DGND	-	GND	PWR	-	
150	GPIO_PF4	N2	3V3	I/O	983.88	
152	GPIO_PC3	W6	3V3	I/O	846.58	
154	DGND	-	GND	PWR	-	
156	GPIO_PC5	AA7	3V3	I/O	952.79	
158	GPIO_PG13	AA9	3V3	I/O	1137.92	
160	DGND	-	GND	PWR	-	
162	GPIO_PH11	K3	3V3	I/O	1066.61	
164	GPIO_PI3	L4	3V3	I/O	1071.97	
166	DGND	-	GND	PWR	-	
168	GPIO_PF9	J5	3V3	I/O	1140.16	
170	GPIO_PC13	M3	3V3	I/O	1266.72	
172	GPIO_PA7	V6	3V3	I/O	1024.1	
174	DGND	-	GND	PWR	-	
176	GPIO_PF15	Y12	3V3	I/O	1140.09	
178	GPIO_PB1	Y8	3V3	I/O	1076.12	
180	GPIO_PA3	W9	3V3	I/O	1136.39	
182	DGND	-	GND	PWR	-	
184	GPIO_PG14	Y10	3V3	I/O	1207.18	
186	GPIO_PC2	AA10	3V3	I/O	1231.64	
188	GPIO_PI5-BOOT1	AA15	3V3	I/O	1298.8	10K Ω pull up
190	DGND	-	GND	PWR	-	
192	GPIO_PI6-BOOT2	Y15	3V3	I/O	1355.39	10K Ω pull up
194	GPIO_PI4-BOOT0	Y17	3V3	I/O	1389.42	10K Ω pull up
196	GPIO_PA14	W13	3V3	I/O	1350.39	
198	DGND	-	GND	PWR	-	
200	GPIO_PA10	AA19	3V3	I/O	1405.93	
202	GPIO_PH5	W18	3V3	I/O	1531.93	
204	GPIO_PH4	Y19	3V3	I/O	1480.8	

注:

- ◆ “Type” 一列中，“A”代表特殊引脚；“I”代表数字量输入；“I/O”代表数字量输入输出；PWR代表电源；
- ◆ 一般单端信号阻抗 $50 \pm 10\% \Omega$ ，走线长度单位为 mil；
- ◆ 详细金手指连接器引脚复用功能可查看《ECK10-13xD Pin List》文件。

4.3.2. 差分阻抗

表 4-4 差分走线阻抗控制表

引脚	引脚名称	走线长度	阻抗控制	说明
27	USB_OTG_HS_DP	1806.83	90±10%Ω	USB 信号
29	USB_OTG_HS_DN	1807.43	90±10%Ω	USB 信号
35	HOST1_USB_DP	1810.03	90±10%Ω	USB 信号
37	HOST1_USB_DN	1809.93	90±10%Ω	USB 信号
43	HOST2_USB_DP	1779.51	90±10%Ω	USB 信号
45	HOST2_USB_DN	1779.23	90±10%Ω	USB 信号
51	HOST3_USB_DP	1845.16	90±10%Ω	USB 信号
53	HOST3_USB_DN	1845.11	90±10%Ω	USB 信号

4.4. 电气特性

4.4.1. 功耗

以下参数是在常温环境下对 ECK10-135D5E8-C 核心板进行的测量，测量功耗不包含底板功耗，测量重载功耗时运行内存和 eMMC 测试程序，网络和 USB 通信，无显示，无底板 SDIO 访问。测试方法、使用功能、环境温度等因素都会影响功耗，以下功耗数据仅供参考。

表 4-5 电源功耗表

电源状态	测试环境	电源电压	电流	功耗
BOOT	UBOOT 运行过程中	5.0V	0.15A	0.75W
PWRUP	进入系统未运行应用	5.0V	0.22A	1.10W
PWRUP	软件重载测试	5.0V	0.31A	1.55W
SLEEP	mem 模式休眠状态	5.0V	0.05A	0.25W

5. 核心板硬件设计

5.1. 处理器

5.1.1. STM32MP131D 处理器

Features		STM32MP131AAE STM32MP131DAE	STM32MP131AAG STM32MP131DAG	STM32MP131AAF STM32MP131DAF	Miscellaneous
		LFBGA289	TFBGA289	TFBGA320	
Package	Body size (mm)	14x14	9x9	11x11	-
	Pitch (mm)	0.8	0.5	0.5	
	Ball size (mm)	0.40	0.30	0.30	
	Thickness (mm)	< 1.4	< 1.2	< 1.2	
	Ball count	289	289	320	
CPU		Cortex-A7 FPU Neon TrustZone			-
Caches size	32-Kbyte L1 data cache				
	32-Kbyte L1 instruction cache				
	128-Kbyte L2 unified coherent cache				
Frequency	STM32MP131A: 650 MHz STM32MP131D: 1 GHz				
ROM		128 Kbytes (secure)			-
Embedded SRAM	System RAM	128 Kbytes (securable)			168 Kbytes
	Backup	8 Kbytes (securable, tamper protected)			
	AHB SRAM	32 Kbytes			
SDRAM		Securable			-
LPDDR2/3	16-bit 533 MHz	Up to 1 Gbyte, single rank			
	DDR3/3L				
Backup registers		128 bytes (32x32-bit, securable, tamper protected)			-
Timers	Advanced	16 bits	2		24 timers
	General purpose	16 bits	8 (6 securable)		
		32 bits	2		
	Basic	16 bits	2		
	Low power	16 bits	5 (2 securable)		
	A7 timers	64 bits	4 (secure, non-secure, virtual, hypervisor)		
	RTC/AWU		1 (securable)		

Features		STM32MP131AAE STM32MP131DAE	STM32MP131AAG STM32MP131DAG	STM32MP131AAF STM32MP131DAF	Miscellaneous	
		LFBGA289	TFBGA289	TFBGA320		
Watchdogs		2 (independent, independent secure)			-	
Communication peripherals	SPI	5 (2 securable)			-	
	Having I2S	4				
	I2C (with SMB/PMB support)	5 (3 securable)				
	USART (smartcard, SPI, IrDA, LIN) + UART (IrDA, LIN)	4 + 4 (including 2 securable USART), some can be a boot source			Boot	
	SAI	2 (up to 4 audio channels), with I2S master/slave, PCM input, SPDIF-TX			-	
	USB	EHCI/OHCI Host	2 ports			-
		OTG HS	Embedded HSPHY with BCD			Boot
Embedded PHYs		Embedded HS PHY with BCD (securable), can be a boot source			Boot	
SPDIFRX	2 × HS shared between Host and OTG			-		
SPDIFRX	4 inputs			-		
SDMMC (SD, SDIO, eMMC)		2 (8 + 8 bits) (securable), eMMC or SD can be a boot source 2 optional independent power supplies for SD card interfaces			Boot	
QUADSPI		1 (dual-quad) (securable), can be a boot source			Boot (1)	
FMC	Parallel address/data 8/16-bit	4 × CS, up to 4 × 64 Mbyte			-	
	Parallel AD-mux 8/16-bit					
	NAND 8/16-bit	Yes, 2 × CS, SLC, BCH4/8, can be a boot source			Boot	
10/100M/Gigabit Ethernet		1 x (MII, RMI, RGMII) with PTP and EEE (securable)			-	
DMA		3 instances (1 secure), 33-channel MDMA			-	
Hash		SHA-1, SHA-224, SHA-256, SHA-384, SHA-512, SHA-3, HMAC (securable)			-	
True random number generator		True-RNG (securable)			-	
Fuses (one-time programmable)		3072 effective bits (secure, 1280 bits available for the user)			-	
GPIOs with interrupt (total count)		135 ⁽²⁾			-	
	Securable GPIOs	All				
	Wakeup pins	6				
	Tamper pins (active tamper)	12 (5)				

Features		STM32MP131AAE STM32MP131DAE	STM32MP131AAG STM32MP131DAG	STM32MP131AAF STM32MP131DAF	Miscellaneous
		LFBGA289	TFBGA289	TFBGA320	
DFSDM		4 input channels with 2 filters			-
Up to 12-bit synchronized ADC		1 (up to 5 Msps on 12-bit each) (securable)			-
	12-bit ADC channels in total ⁽³⁾	ADC2: 18 channels including 6x internal, 12 channels available for user including 6x differential			
Internal ADC VREF		1.65 V, 1.8 V, 2.048 V, 2.5 V or VREF+ input			-
	VREF+ input pin	Yes			

图 5.1 STM32MP131D 处理器功能表

5.1.2. STM32MP135D 处理器

Features		STM32MP135AAE STM32MP135DAE	STM32MP135AAG STM32MP135DAG	STM32MP135AAF STM32MP135DAF	Miscellaneous
		LFBGA289	TFBGA289	TFBGA320	
Package	Body size (mm)	14x14	9x9	11x11	-
	Pitch (mm)	0.8	0.5	0.5	
	Ball size (mm)	0.40	0.30	0.30	
	Thickness (mm)	< 1.4	< 1.2	< 1.2	
	Ball count	289	289	320	
CPU		Cortex-A7 FPU Neon TrustZone			-
Caches size	32-Kbyte L1 data cache				
	32-Kbyte L1 instruction cache				
	128-Kbyte L2 unified coherent cache				
Frequency	STM32MP135A: 650 MHz STM32MP135D: 1 GHz				
ROM		128 Kbytes (secure)			-
Embedded SRAM	System RAM	128 Kbytes (securable)			168 Kbytes
	Backup	8 Kbytes (securable, tamper protected)			
	AHB SRAM	32 Kbytes			
SDRAM		Securable			-
LPDDR2/3	16-bit 533 MHz	Up to 1 Gbyte, single rank			
	DDR3/3L				
Backup registers		128 bytes (32x32-bit, securable, tamper protected)			-
Timers	Advanced	16 bits	2		24 timers
	General purpose	16 bits	8 (6 securable)		
		32 bits	2		
	Basic	16 bits	2		
	Low power	16 bits	5 (2 securable)		
	A7 timers	64 bits	4 (secure, non-secure, virtual, hypervisor)		
	RTC/AWU	1 (securable)			

Features		STM32MP135AAE STM32MP135DAE	STM32MP135AAG STM32MP135DAG	STM32MP135AAF STM32MP135DAF	Miscellaneous	
		LFBGA289	TFBGA289	TFBGA320		
Watchdogs		2 (independent, independent secure)			-	
Communication peripherals	SPI	5 (2 securable)			-	
	Having I2S	4				
	I2C (with SMB/PMB support)	5 (3 securable)				
	USART (smartcard, SPI, IrDA, LIN) + UART (IrDA, LIN)	4 + 4 (including 2 securable USART), some can be a boot source			Boot	
	SAI	2 (up to 4 audio channels), with I2S master/slave, PCM input, SPDIF-TX			-	
	USB	EHCI/OHCI Host	2 ports			-
		OTG HS	Embedded HSPHY with BCD			Boot
		Embedded PHYs	Embedded HS PHY with BCD (securable), can be a boot source			
	SPDIFRX	2 × HS shared between Host and OTG			-	
	FDCAN	4 inputs			-	
SDMMC (SD, SDIO, e-MMC)		2 (8 + 8 bits) (securable), e-MMC or SD can be a boot source 2 optional independant power supplies for SD card interfaces			Boot	
QUADSPI		1 (dual-quad) (securable), can be a boot source			Boot (1)	
FMC	Parallel address/data 8/16-bit	4 × CS, up to 4 × 64 Mbyte			-	
	Parallel AD-mux 8/16-bit					
	NAND 8/16-bit	Yes, 2 × CS, SLC, BCH4/8, can be a boot source			Boot	
10/100M/Gigabit Ethernet		2 x (MII, RMI, RGMII) with PTP and EEE (securable)			-	
LCD-TFT	Parallel interface	Up to 24-bit data, 1 secure layer, YUV on 1 layer (up to 1366×768 @ 60 fps) or up to Full HD (1920 x 1080) @ 30 fps Pixel clock up to 90 MHz			-	
DMA		3 instances (1 secure), 33-channel MDMA			-	
Hash		SHA-1, SHA-224, SHA-256, SHA-384, SHA-512, SHA-3, HMAC (securable)			-	
True random number generator		True-RNG (securable)			-	
Fuses (one-time programmable)		3072 effective bits (secure, 1280 bits available for the user)			-	
Camera interface	Bus width	16-bit			-	

Features		STM32MP135AAE STM32MP135DAE	STM32MP135AAG STM32MP135DAG	STM32MP135AAF STM32MP135DAF	Miscellaneous
		LFBGA289	TFBGA289	TFBGA320	
GPIOs with interrupt (total count)		135 ⁽²⁾			-
Securable GPIOs		All			
Wakeup pins		6			
Tamper pins (active tamper)		12 (5)			
DFSDM		4 input channels with 2 filters			-
Up to 12-bit synchronized ADC		2 ⁽³⁾ (up to 5 Msps on 12-bit each) (securable)			-
12-bit ADC channels in total ⁽⁴⁾		ADC1: 19 channels including 1x internal, 18 channels available for user including 8x differential ADC2: 18 channels including 6x internal, 12 channels available for user including 6x differential			
Internal ADC VREF		1.65 V, 1.8 V, 2.048 V, 2.5 V or VREF+ input			-
VREF+ input pin		Yes			

图 5.2 STM32MP135D 处理器功能表

5.2.内存

ECK10-13xD 系列核心板在板贴装 DDR3L SDRAM 内存芯片。设计 16 位内存数据位宽，256MB/512MB 两种容量可选。

5.3.时钟

ECK10-13xD 系列核心板在板提供 1 个 32.768KHz 晶体（无源）振荡电路和 1 个 24MHz 晶体（无源）振荡电路，作为处理器系统时钟源。

表 5-1 时钟 I/O 分配表

MPU I/O 引脚	功能
PC14	32.768KHz IN
PC15	32.768KHz OUT
PH0	24MHz IN
PH1	24MHz OUT

5.4.存储

5.4.1. 板载存储

ECK10-13xD 系列核心板在板设计 eMMC 存储方案。这种存储方案选用 eMMC 芯片作为存储介质，具备存储容量大、单位存储成本低和使用方便的特点。目前有 ECK10-131D2 E8-C 和 ECK10-135D5E8-C 两种型号的核心板配置 8 位的 8GB 的 eMMC。

表 5-2 eMMC 芯片 I/O 分配表

MPU I/O 引脚	功能
PB14	SDMMC2_D0
PB15	SDMMC2_D1
PB3	SDMMC2_D2
PB4	SDMMC2_D3
PF0	SDMMC2_D4
PB9	SDMMC2_D5
PC6	SDMMC2_D6
PC7	SDMMC2_D7
PG6	SDMMC2_CMD
PE3	SDMMC2_CK
PA0	RESET

5.4.2. 扩展存储接口

除了板载存储外，核心板提供 SDMMC、FMC 接口方便用户扩展 SD 卡、eMMC 存储、NAND 存储、WiFi 等功能。注意部分功能为复用功能，如 PE8 使用了 UART7_TX 功能则不能再使用 FMC_D5 功能，用户需权衡功能分配。FMC 会占用大量 IO，推荐使用 SDMMC 扩展存储。接口推荐引脚分配见下表：

表 5-3 SDMMC 接口 I/O 分配表

金手指引脚	MPU I/O 引脚	功能	长度(mil)	说明
28	PC12	SDMMC1_CK	1403.87	
36	PD2	SDMMC1_CMD	1322.68	internal pull-up
86	PC8	SDMMC1_D0	1247.05	internal pull-up
40	PC9	SDMMC1_D1	1222.47	internal pull-up
30	PC10	SDMMC1_D2	1338.61	internal pull-up
34	PC11	SDMMC1_D3	1277.88	internal pull-up

表 5-4 FMC 接口 I/O 分配表

	MPU I/O 引脚	功能	长度(mil)	说明
106	PG9	FMC_NCE	532.46	
61	PD12	FMC_ALE	738.36	
22	PD11	FMC_CLE	1356.27	
70	PD4	FMC_NOE	1208.35	
72	PD5	FMC_NWE	1201.29	
91	PA9	FMC_NWAIT	504.62	internal pull-up
81	PD14	FMC_D0	1220.99	internal pull-up
94	PD15	FMC_D1	1213.05	internal pull-up
203	PD0	FMC_D2	2282.41	internal pull-up
73	PD1	FMC_D3	1213.05	internal pull-up
98	PE7	FMC_D4	1213.42	internal pull-up
80	PE8	FMC_D5	681.76	internal pull-up
66	PE9	FMC_D6	1240.95	internal pull-up
58	PE10	FMC_D7	910.74	internal pull-up
93	PE11	FMC_D8	519.06	internal pull-up
79	PE12	FMC_D9	1252.47	internal pull-up
85	PE13	FMC_D10	1215.88	internal pull-up
87	PE14	FMC_D11	1266.91	internal pull-up
74	PE15	FMC_D12	1208.15	internal pull-up
99	PB8	FMC_D13	543.03	internal pull-up
92	PD9	FMC_D14	1297.46	internal pull-up
100	PD10	FMC_D15	1262.25	internal pull-up

5.4.3. LAYOUT 建议

- ❖ 核心板内 SDMMC 信号按照单端 $50\Omega \pm 10\%$ 阻抗控制, 底板阻抗控制建议保持一致;
- ❖ SDMMC 信号在核心板内已做等长处理, 核心板内走线长度见引脚定义表;
- ❖ 建议底板 SDMMC 信号 (不含插入检测信号) 走线做等长控制, 误差范围 $\pm 100\text{mil}$, 信号线间距至少 $3W$, 时钟信号建议做包地处理;
- ❖ FMC 信号核心板内未做等长控制, 用户若要使用, 可根据表中长度结合底板设计自行控制等长。

5.5. 电源

5.5.1. 电源方案

ECK10-13xD 系列核心板采用分立电源方案, 严格按照 STM32MP13x 系列芯片手册中的电压、功率和时序要求进行设计。ECK10-13xD 系列核心板采用直流+5V 电源供电, 外部只需要提供 V5_IN 电源输入, 其他电源都由核心板内部产生, 无需额外供电。

ECK10-13xD 系列核心板还提供 1 路 VCC_3V 电源输出, 可用于底板小功率器件供电和底板 I/O 接口上电时序控制。电源相关引脚见下表。

表 5-5 电源接口定义表

金手指引脚	电源网络名	电源类型	典型电压	最大电流
1	VIN_5V	POWER-I	5.0V	2500mA
3	VIN_5V	POWER-I	5.0V	
5	VIN_5V	POWER-I	5.0V	
7	VIN_5V	POWER-I	5.0V	
9	VIN_5V	POWER-I	5.0V	
2	VCC_3V3	POWER-O	3.3V	500mA
4	VCC_3V3	POWER-O	3.3V	
17	VBAT_EXT	POWER-I	3.3V	

注: VBAT_EXT 最大电流与 VBAT 配置模式和工作温度有关, 详细内容可参考 STM32MP13xD 芯片手册 “Table 27. Current consumption in VBAT mode”。

5.5.2. VDD_CPU 电源

ECK10-13xD 系列核心板 VDD_CPU 电源设计支持 1.25V 和 1.35V 电平切换。硬件设计使用 PWR_OVRDRV 作为电压切换的控制引脚, 即处理器 PIO 引脚的 GPIO 功能。软件在

I/O 硬件配置和功能配置时应注意 PI0 的配置。

表 5-6 VDD_CPU 电源配置表

PWR_OVRDR 状态	VDD_CPU 电源
H	1.35V
L	1.25V

硬件原理图如下。

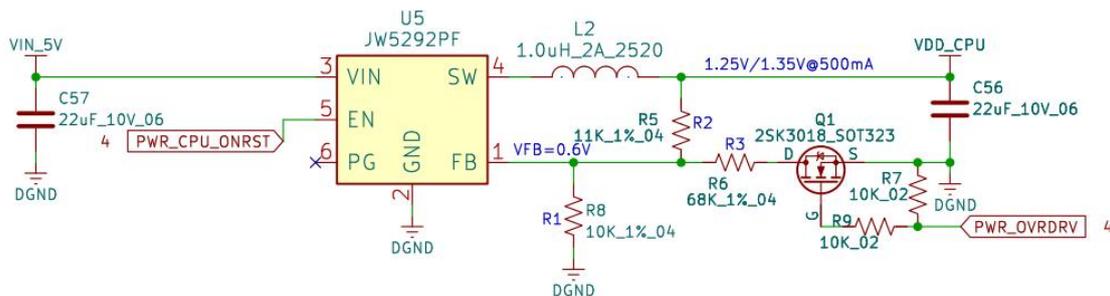


图 5.3 VDD_CPU 电源原理图

5.5.3. VDD_CORE 电源

ECK10-13xD 系列核心板 VDD_CORE 电源设计支持 0.9V 和 1.25V 电压切换。硬件设计使用处理器 PWR_LP 作为电压切换的控制引脚。

表 5-7 VDD_CPU 电源配置表

PWR_LP 状态	VDD_COER 电源
H	1.25V
L	0.9V

硬件原理图如下。

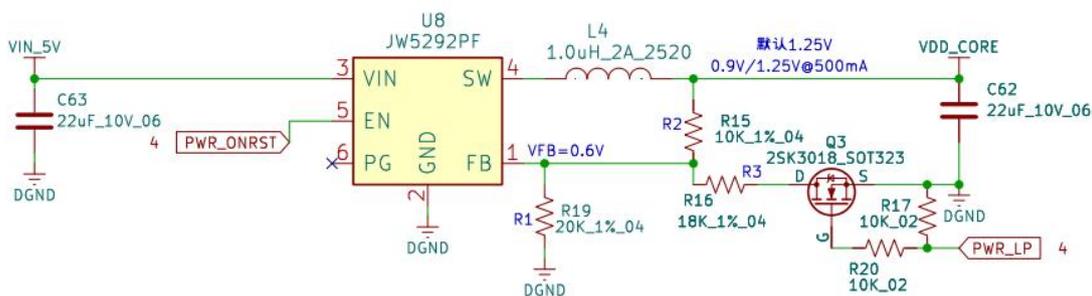


图 5.4 VDD_COER 电源原理图

5.5.4. VDD_SD 电源

ECK10-13xD 系列核心板 SDMMC1 接口 IO 电平支持 3.3V 和 1.8V 切换。硬件设计使用 SD_VSEL 作为电压切换的控制引脚,即处理器 PI2 引脚的 GPIO 功能。软件在 I/O 硬件配置

和功能配置时应注意 PIO 的配置。

表 5-8 VDD_SD 电源配置表

SD_VSEL 状态	VDD_SD 电源
H	1.8V
L	3.3V

硬件原理图如下。

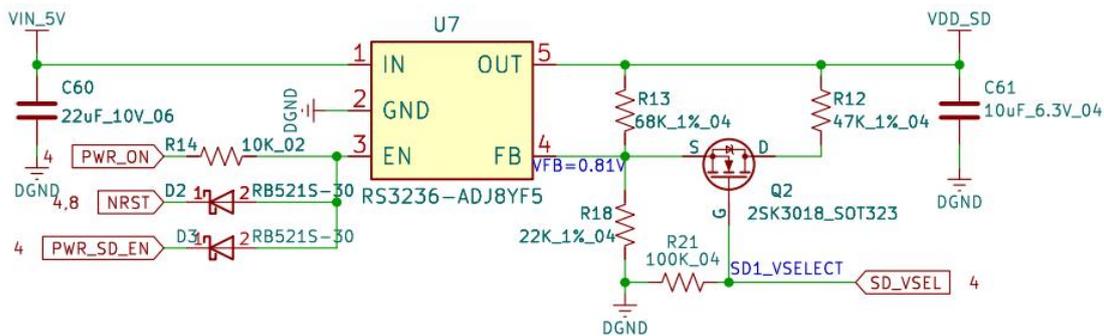


图 5.5 VDD_SD 电源原理图

5.5.5. RTC 电源

VBAT_EXT 是 RTC 备用电池接口，对应金手指的 17 脚，可以外接电池供电。

其作用是，当核心板 5V 电源掉电后，通过外部电池供电给核心板 RTC 电源，保持处理器内部 RTC 功能、电源管理功能、部分配置寄存器的正常运行。VBAT_EXT 的电压范围为 1.6-3.6V。

核心板内，VBAT_EXT 电源与板内 3.3V 电源并联后，输入到 MPU 芯片的 VBAT 引脚。并联电路如下图所示。

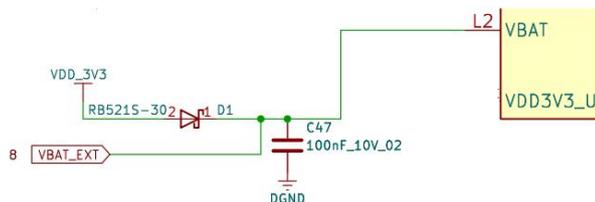


图 5.6 VBAT 电源并联电路图

如上图所示，在核心板上两路电源并联时，VBAT_EXT 电源没有串联二极管。如果底板采用纽扣电池提供 RTC 备份电源，为防止上电后板内电源对电池充电，应在底板 VBAT_EXT 电路上串联二极管，电路如下图所示。

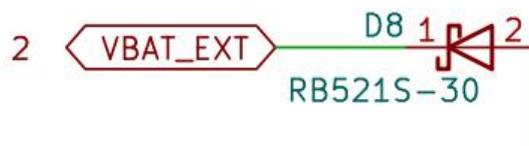


图 5.7 底板 VBAT 电源参考电路图

如果不使用 RTC 备用电池和相关功能，VBAT_EXT 引脚可悬空。

5.5.6. 核心板电源时序

ECK10-13xD 系列核心板电源域和上电时序非常简单，主要电源域就只有 VIN，VIO 和 VCORE 三部分。其中 VCORE 只和处理器有关，和用户 I/O 接口无关，应用时可不关注。ECK10-13xD 系列核心板上电时序如下图所示。

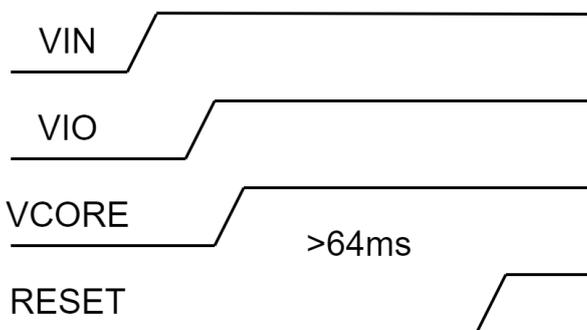


图 5.8 核心板上电时序图

ECK10-13xD 系列核心板所有对外 I/O 接口都属于 VIO 电源域，底板可使用核心板输出的 VCC_3V3 电源作为底板 I/O 接口电源域的控制信号使用。

5.6. 启动配置

5.6.1. 启动顺序配置

ECK10-13xD 核心板支持多种启动方式。芯片上电后，会读取 BOOT[2:0]引脚上的电平状态，不同的电平状态对应特定的启动方式。BOOT[2:0]在核心板有 10K 上拉电阻，通常应用时底板设计下拉电阻即可，推荐使用 1K 下拉电阻。BOOT 配置模式如下图所示。

Table 2. Boot modes

BOOT2	BOOT1	BOOT0	Initial boot mode	Comments
0	0	0	UART and USB ⁽¹⁾	Wait incoming connection on: – USART3/6 and UART4/5/7/8 on default pins – USB high-speed device on OTG_HS_DP/DM pins ⁽²⁾
0	0	1	Serial NOR flash ⁽³⁾	Serial NOR flash on QUADSPI ⁽⁵⁾
0	1	0	eMMC ⁽³⁾	eMMC on SDMMC2 (default) ⁽⁵⁾⁽⁶⁾
0	1	1	NAND flash ⁽³⁾	SLC NAND flash on FMC
1	0	0	Development boot (no flash memory boot)	Used to get debug access without boot from flash memory ⁽⁴⁾
1	0	1	SD card ⁽³⁾	SD card on SDMMC1 (default) ⁽⁵⁾⁽⁶⁾
1	1	0	UART and USB ⁽¹⁾⁽³⁾	Wait incoming connection on: – USART3/6 and UART4/5/7/8 on default pins – USB high-speed device on OTG_HS_DP/DM pins ⁽²⁾
1	1	1	Serial NAND flash ⁽³⁾	Serial NAND flash on QUADSPI ⁽⁵⁾

图 5.9 BOOT 模式配置图

ECK10-13xD 核心板，如果从核心板 eMMC 启动，配置 BOOT[2:0]为 010；如果从底板 SDMMC1 接口上的 SD 卡启动，配置 BOOT[2:0]为 101；如果调试模式，从 USB OTG 启动，配置 BOOT[2:0]为 000。BOOT[2:0]信号对应的底板电路设计可参考下图。

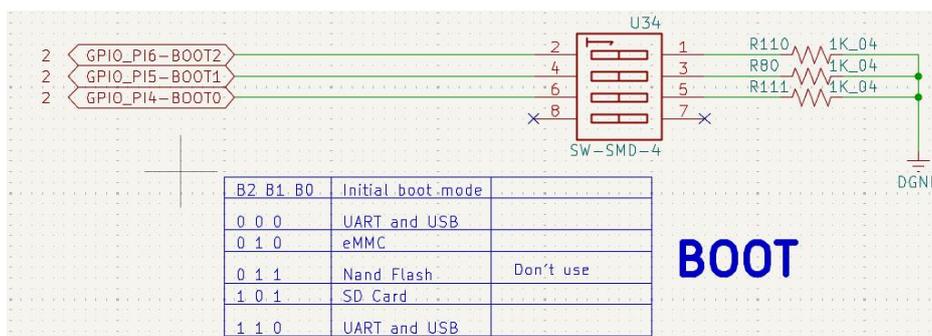


图 5.10 BOOT 信号底板电路参考图

5.6.2. BOOT 引脚定义

表 5-9 BOOT 模式接口定义表

金手指引脚	MPU I/O 引脚	功能	长度(mil)	说明
194	PI4	BOOT0	1389.42	10K pull-up
188	PI5	BOOT1	1298.8	10K pull-up
192	PI6	BOOT2	1355.39	10K pull-up

5.7.复位按键

ECK10-13xD 系列核心板引出的 NRST 信号可以连接外部按键，用于实现对处理器的复位控制。NRST 信号为输入输出双向信号，可以作为外部复位输入，用于复位处理器，也是核心板电源复位信号输出。NRST 信号在处理器内置上拉电阻。因此在底板应用 NRST 信号作为手动复位输入时不要再连接上拉电阻，直接连接按键，或者通过 OD 门驱动。也不要通

过推挽输出的接口驱动 NRST 信号。在连接手动输入按键时，可以放置小电容和 TVS 来减小干扰和提高 ESD 性能。按键参考原理图如下图所示。

5.7.1. 参考电路

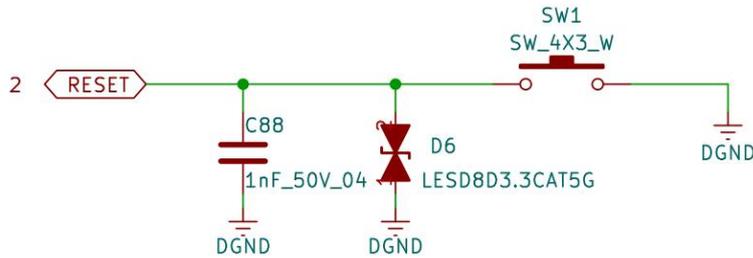


图 5.11 按键参考原理图

注：复位和电源按键信号不要随意通过电阻上拉。如果上拉电源轨不正确，会导致在系统待机或关机的时候，引起不确定信号输入到按键信号接口。

5.7.2. 复位引脚定义

表 5-10 按键引脚定义表

金手指引脚	MPU I/O 引脚	功能	长度(mil)	说明
12	NRST	NRST	1229.13	internal pull-up

5.7.3. LAYOUT 建议

- ❖ 复位信号是敏感信号，可以包地处理或远离干扰较大的信号；
- ❖ 复位信号 TVS 管尽可能靠近按键摆放。

5.8. 显示接口

ECK10-135D 系列核心板提供一路 24bit 并行数字 RGB 显示接口，最大分辨率支持 WXGA (1366×768@60fps) 或 Full HD (1920×1080@30fps)，最大像素时钟支持 90MHz，可支持 RGB888、RGB666、RGB565、RGB332、YUV422 数据格式。并提供全部 LCD 和 TFT 屏所需的信号。客户可以根据自己的需求配置显示分辨率和显示数据格式。ECK10-131 D 系列核心板不支持 RGB 功能。

在 LCD 和 TFT 屏应用中，可以使用 GPIO 控制屏幕电源和背光电源。可以使用 PWM 输出控制背光亮度。还可以使用 I2C 和 GPIO 外部中断功能连接触摸屏。相关参考接口定义

见显示接口参考定义表。

表 5-11 显示接口参考定义表

金手指引脚	MPU I/O 引脚	功能	长度(mil)
46	PH9	LCD_DE	1229.13
92	PD9	LCD_CLK	1297.46
82	PG4	LCD_VSYNC	1207.24
66	PE9	LCD_HSYNC	1240.95
75	PA15	LCD_R0	1214
70	PD4	LCD_R1	1208.35
76	PG7	LCD_R2	1209.49
48	PB12	LCD_R3	1222.85
81	PD14	LCD_R4	1220.99
98	PE7	LCD_R5	1213.42
103	PH8	LCD_R6	1198.97
22	PD11	LCD_R7	1356.27
87	PE14	LCD_G0	1266.91
108	PH2	LCD_G1	1231.72
73	PD1	LCD_G2	1247.67
42	PF3	LCD_G3	1207.01
116	PD13	LCD_G4	1206.69
100	PD10	LCD_G5	1262.25
79	PE12	LCD_G6	1252.47
151	PE4	LCD_G7	1231.73
72	PD5	LCD_B0	1201.29
85	PE13	LCD_B1	1215.88
122	PH7	LCD_B2	1200.18
114	PF8	LCD_B3	1200.43
144	PH3	LCD_B4	1199.5
94	PD15	LCD_B5	1213.05
24	PB6	LCD_B6	1211.95
74	PE15	LCD_B7	1208.15

5.8.1. LAYOUT 建议

- ❖如果底板 LCD 信号设计有串联匹配电阻，建议靠近核心板金手指连接器放置；
- ❖LCD 信号在核心板内已做等长处理，核心板内走线长度见引脚定义表；
- ❖核心板内 LCD 信号按照单端 $50\Omega \pm 10\%$ 阻抗控制，底板阻抗控制建议保持一致；
- ❖建议底板 LCD 信号走线参考 LCD_CLK 时钟信号做等长控制，误差范围 $\pm 100\text{mil}$ ，信号线间距至少 3W。

5.9.数字摄像头接口

ECK10-135D 系列核心板支持 1 路 DCMIPP 数字摄像头接口。支持 120MHz 像素时钟和 8 位、10 位、12 位、14 位或 16 位并行接口。摄像头接口在应用中会占用大量 I/O 引脚，减少其他复用功能，这里推荐使用 USB 接口摄像头实现摄像头功能。ECK10-131D 系列核心板不支持数字摄像头接口。

5.10.USB 接口

ECK10-13xD 系列核心板集成 USB HUB 芯片，对外可提供多达 4 路 USB 2.0 接口，其中 1 路 USB_OTG_HS_DP/USB_OTG_HS_DN 支持 OTG 功能，其余 3 路支持 USB2.0 HOST 功能。同时核心板还引出了 OTG_HS_VBUS 信号，可以用于 OTG 接口应用时，软件切换 HOST 或 DEVICE 模式的检测。如果不使用 OTG_HS_VBUS 功能，该引脚也可以用于 GPIO 使用。

5.10.1. USB 引脚定义

表 5-12 USB 接口信号引脚定义

金手指引脚	MPU I/O 引脚	功能	长度(mil)
21	PI7	OTG_HS_VBUS	2897.48
27	USB_DP2	USB_OTG_HS_DP	1806.83
29	USB_DM2	USB_OTG_HS_DN	1807.43
35	/	HOST1_USB_DP	1810.03
37	/	HOST1_USB_DN	1809.93
43	/	HOST2_USB_DP	1779.51
45	/	HOST2_USB_DN	1779.23
51	/	HOST3_USB_DP	1845.16
53	/	HOST3_USB_DN	1845.11

5.10.2. LAYOUT 建议

- ❖USB 信号走线做等长控制，差分对内误差±20mil，相邻差分对间距 3W 以上；
- ❖USB 信号的差分阻抗按 $90\Omega \pm 10\%$ 控制。

5.11. 以太网接口

ECK10-131D 系列核心板提供 1 路以太网 MAC/GMAC 支持 IEEE 1588v2 标准, 支持 MII/RMII/RGMII 接口。ECK10-135D 系列核心板支持 2 路以太网 MAC/GMAC 支持 IEEE 1588v2 标准, 支持 MII/RMII/RGMII 接口。

通常一个 RJ45 以太网接口主要由以太网控制器 MAC (Media Access Control), 以太网物理层接口 PHY (Physical Layer), 以太网变压器, RJ45 连接器几部分组成, 如下图所示。

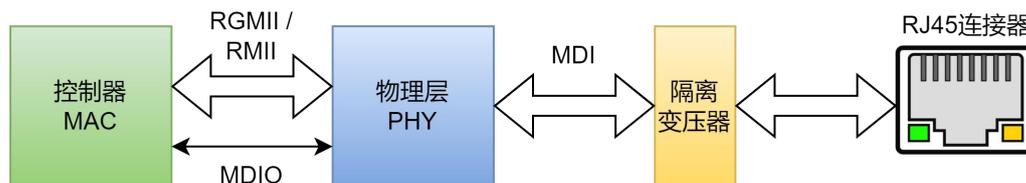


图 5.12 RJ45 以太网组成

ECK10-13xD 系列核心板内没有设计以太网 PHY 电路, 而是尽可能引出更多的 GPIO 口, 用户要使用以太网功能, 需要在底板上设计 PHY 接口芯片电路。底板 PHY 接口芯片电路设计可以参考 ECB10-PGD-I 产品图纸。

5.11.1. 引脚定义

表 5-13 以太网接口信号推荐引脚定义表

金手指引脚	MPU I/O 引脚	功能	长度(mil)	说明
135	PA2	ETH1_MDIO	653.53	
134	PG2	ETH1_MDC	624.2	
133	PA1	ETH1_RGMII_RX_CLK	1013.18	
172	PA7	ETH1_RGMII_RX_CTL	1024.1	
147	PC4	ETH1_RGMII_RXD0	979.23	
156	PC5	ETH1_RGMII_RXD1	952.79	
177	PB0	ETH1_RGMII_RXD2	1066.82	
178	PB1	ETH1_RGMII_RXD3	1076.12	
181	PC1	ETH1_RGMII_GTX_CLK	1142.53	
129	PB11	ETH1_RGMII_TX_CTL	1096.68	
158	PG13	ETH1_RGMII_TXD0	1137.92	
184	PG14	ETH1_RGMII_TXD1	1207.18	
186	PC2	ETH1_RGMII_TXD2	1231.64	
183	PE5	ETH1_RGMII_TXD3	1192.3	
126	PB2	ETH2_MDIO	738.56	ECK10-131D 系列核心板不支持
120	PG5	ETH2_MDC	674.41	

162	PH11	ETH2_RGMII_RX_CLK	1066.61	该组功能
153	PA12	ETH2_RGMII_RX_CTL	1019.42	
150	PF4	ETH2_RGMII_RXD0	983.88	
121	PA11	ETH2_RGMII_RXD1	976.97	
128	PH6	ETH2_RGMII_RXD2	996.07	
105	PA8	ETH2_RGMII_RXD3	1003.17	
117	PG3	ETH2_RGMII_GTX_CLK	691.27	
112	PF6	ETH2_RGMII_TX_CTL	656.98	
109	PF7	ETH2_RGMII_TXD0	612.76	
111	PG11	ETH2_RGMII_TXD1	600.28	
115	PG1	ETH2_RGMII_TXD2	600.79	
146	PE6	ETH2_RGMII_TXD3	782.57	

5.11.2. LAYOUT 建议

- ❖ RGMII 信号 TX 和 RX 分别参考 CLK 时钟信号做分组等长控制，误差±100mil，线间距 3W 以上；
- ❖ 网络差分信号阻抗按 100Ω±10%控制，差分对内等长控制，误差±20mil，相邻差分对间距 3W 以上；
- ❖ 网口变压器靠近 PHY 芯片放置，距离建议不超过 20mm；
- ❖ PHY 芯片的电源引脚去耦电容靠近 PHY 芯片放置；

5.12. WiFi/蓝牙

ECK10-13xD 系列核心板内集成 WiFi/蓝牙模块，采用亿佰特 WM103-WF8723DU 高性能 WiFi+BT 双模模组。该模组采用 USB2.0 通信，符合 IEEE 802.11b/g/n 标准和蓝牙 4.2 协议，最高数据速率可达 150Mbps。详细信息参考《EWM103-WF8723DU 用户手册》。

核心板提供 WiFi/蓝牙天线接口，采用 IPX 微型射频连接器，用户可使用工作频段在 2.4GHz~2.484GHz 的 WiFi/蓝牙专用天线连接使用。

5.13. 音频接口

STM32MP13 系列处理器提供了多种音频接口形式，ECK10-13xD 系列核心板推荐使用 I2S 音频接口。在使用 I2S 接口信号实现音频功能时，需要外接音频编解码器，通过编解码器实现耳机、麦克风、扬声器等音频接口功能。

5.14.UART 接口

ECK10-13xD 系列核心板最多可支持 4 路 UART 接口和 4 路 USART 接口。核心板默认使用 UART 4 作为调试串口。

5.15.SPI 接口

ECK10-13xD 系列核心板为方便用户多种 BOOT 方式的应用，提供了 1 路可用于 BOOT 的 QSPI 接口。另外最多可支持 5 路 SPI 接口功能。

5.16.CAN 接口

ECK10-135D 系列核心板最大可支持 2 路 CAN 总线功能（STM32MP131 系列不支持支持）。ECK10-135D 系列核心板的 CAN 总线为 TTL 信号还需要外接 CAN 接口芯片才能实现最终的 CAN 总线接口功能。

5.16.1. CAN 引脚定义

表 5-14 USB 接口信号引脚定义

金手指引脚	MPU I/O 引脚	功能	长度(mil)	说明
106	PG9	FDCAN1_TX	532.46	
16	PG10	FDCAN1_RX	1514.22	
64	PG0	FDCAN2_TX	1951.66	
59	PE0	FDCAN2_RX	786.54	

5.17.I2C 接口

ECK10-13xD 系列核心板最大可支持 5 路 I2C 总线。同一 I2C 总线下可以挂载若干个设备，在原理图设计时需要注意以下几点：

- a) 检查同一总线下的设备地址是否冲突；
- b) 保证每条 I2C 总线上都有一对上拉电阻，阻值建议 2.2K~10K，但不要重复添加；
- c) 核心板内未提供 I2C 总线上拉电阻，需要用户在底板应用时上拉；
- d) 检查设备的 I2C 接口电平是否是 3.3V，如果不是，需要加电平转换电路；
- e) 检查 I2C 接口电源轨是否一致，不同时间域的 I2C 接口互联时，需要考虑总线开关

电路；

f) 同一总线下的设备数量不要过多, 否则有可能超出 I2C 规范要求的 400pF 的负载电容限制, 影响信号波形。

5.18.GPIO 接口

ECK10-13xD 系列核心板最大可提供 117 路 GPIO 接口, 但大部分都存在复用功能。用户可根据自身需求对 GPIO 进行灵活配置。

5.19.硬件设计检查项

- ❖电源轨: 检查 I/O 接口应用是否存在电源轨不一致的问题, 例如 1.8V 的信号连接到 3.3V 的信号上。如果出现不同电源轨信号的连接需求, 应采用电平转换电路处理。
- ❖上电时序: 检查底板与核心板连接的信号是否存在底板信号先上电, 或者两个板卡信号上电时间差异很大的情况。
- ❖上拉和下拉电阻: 复用 I/O 接口在上电软件配置前存在输出状态不确定的情况, 如果信号需要上电时保持确定电平, 应在底板上设计上下拉电阻。部分功能信号也需要在底板上设计上拉或下拉电阻, 如 I2C 信号。在设计上拉电阻时应注意上拉电源轨的设计。
- ❖ESD 保护: 对外接口信号应考虑相应的 ESD 保护设计, ESD 方案的选择应考虑信号速率、通讯协议和应用环境的要求。
- ❖高速信号等长: 高速信号应考虑 PCB 的等长设计, 包括 USB、以太网、SDMMC、显示等。
- ❖阻抗控制: 高速信号应考虑 PCB 阻抗控制, 阻抗控制的关键是保持阻抗的连续性, 底板应参考核心板信号的阻抗进行设计。

6. 软件资源

ECK10-13xD 核心板搭载基于 Linux 5.15 版本内核的操作系统, 核心板出厂附带嵌入式 Linux 系统开发所需要的交叉编译工具链, TF-A 源代码, Optee-os 源码, U-boot 源代码, Linux 内核和各驱动模块的源代码, 以及适用于 Windows 桌面环境和 Linux 桌面环境的各种开发调试工具。

操作系统:

Ubuntu 18.04 系统

系统源码:

TF-A 2.6

Op-tee 3.16

U-boot 2021.10

Kernel 5.15.67

BuildRoot 2022.02.3

开发环境及 IDE:

烧录工具: STM32CubeProgrammer

开发工具: STM32CubeMX

系统软件资源见下表:

表 6-1 系统软件资源表

类别	名称	描述信息	源码
FSBL	TF-A	第一级引导程序	/source/uf-a.tar.gz
SSBL	Op-tee	第二级引导程序	/source/optee.tar.gz
SSBL	U-boot	第二级引导程序	/source/u-boot.tar.gz
Linux kernel	Kernel	Linux 内核	/source/linux.tar.gz
Device Driver	USB Host	USB Host	kernel/
	USB OTG	USB OTG	kernel/
	I2C	I2C 总线驱动	kernel/
	SPI	SPI 总线驱动	kernel
	TTY	TTY 串口驱动	kernel
	RS232	TTY 串口驱动	kernel
	RS485	TTY 串口驱动	kernel
	CAN	CAN 总线驱动	kernel
	Ethernet	10M/100M/1000M 驱动	kernel
	MMC	eMMC/TF 卡存储驱动	kernel
	NAND	NandFlash 存储驱动	kernel
	LCD	RGB 显示驱动	kernel
	PWM	PWM 控制驱动	kernel
	ADC	ADC 驱动	kernel
	RTC	实时时钟驱动	kernel
	GPIO	GPIO 驱动	kernel
Touch	电容触摸驱动	kernel	
Watchdog	Watchdog 驱动	kernel	
操作系统	Rootfs	Builroot 系统	/images/rootfs.ext4
		Ubuntu 18.04 系统	/images/ubuntu-1804.ext4

开发工具	BuildRoot	操作系统构建	/ source /ebyte-mp135-sdk-buildroot.tar.gz
	SDK	arm-ostl-linux-gnueabi-gcc 11.3	/tools/SDK-x86_64-stm32mp1-openst linux.tar.gz
	STM32CubeProgra mmer	烧录工具	/tools/ SetupSTM32Cube Programmer-2.5.0.exe
	STM32CubeMX	资源配置工具	/tools/ en.stm32cubemx_v6-0-1.zip
	Win32DiskImager	制作 SD 卡启动工具	/tools/ Win32DiskImager-1.0.0- binary

7. 结构尺寸

ECK10-13xD 系列核心板采用 204 PIN, DDR3 金手指接口形式, 方便用户安装和拆卸, 长*宽*高为 67.6*30*4.5mm, 核心板带有 2 个 2.2mm 安装孔用于固定核心板。详细结构尺寸可在 ECK10-13xD_2D_V1.0.dxf 文件查看。核心板结构尺寸见下图。

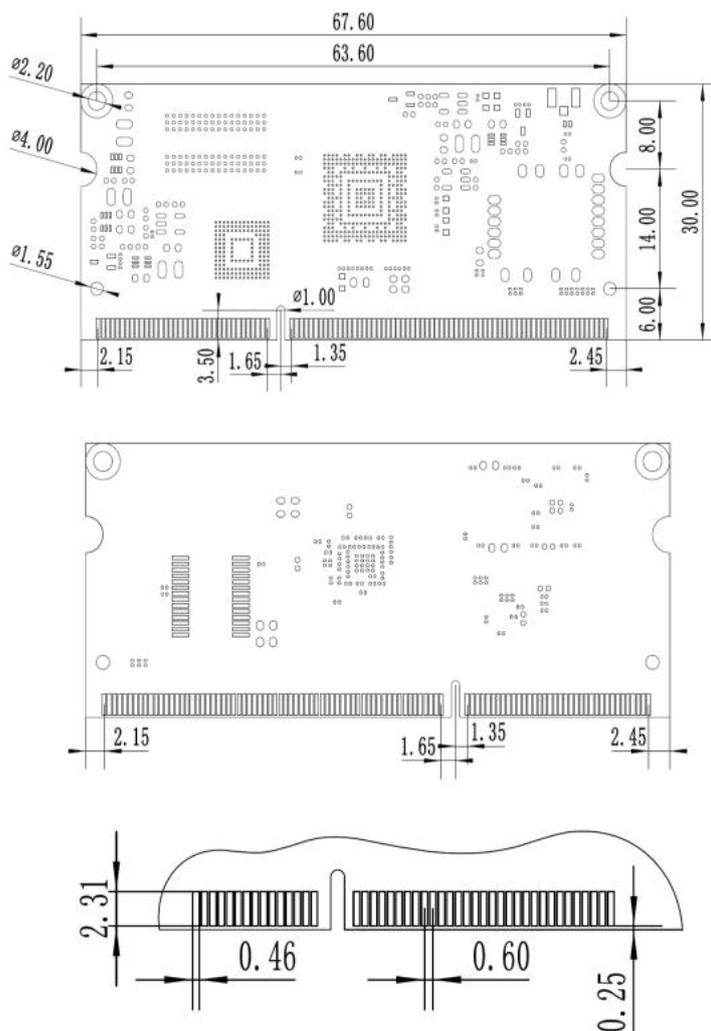


图 7.1 核心板结构尺寸图

8. 参考文档

STM32MP131DAF7 Datasheet.pdf

STM32MP135DAF7 Datasheet.pdf

EWM103-WF8723DU_UserManual_CN_v1.0.pdf

9. 修订说明

表 9-1 修订说明表

版本	修改内容	修改时间	编制	校对	审批
V1.0	初稿	25-08-18	WJ	LJQ	WFX

10. 关于我们



销售热线: 4000-330-990

技术支持: support@cdebyte.com 官方网站: <https://www.ebyte.com>

公司地址: 四川省成都市高新西区西区大道 199 号 B5 栋

((()))[®]
EBYTE 成都亿佰特电子科技有限公司
Chengdu Ebyte Electronic Technology Co.,Ltd.